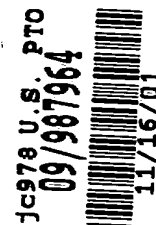


(translation)



PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of
the following application as filed with this office.

Date of Application: November 16, 2000

Application Number: Japanese Patent Application
No. 2000-349418

Applicant(s): Pioneer Corporation

Date of this certificate: August 17, 2001

Commissioner,
Patent Office Kozo OIKAWA

Certificate No. 2001-3073251

日 本 国 特 許 庁
JAPAN PATENT OFFICE

1c978 U.S. PRO
09/987964
11/16/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2000年11月16日

出 願 番 号
Application Number:

特願2000-349418

出 願 人
Applicant(s):

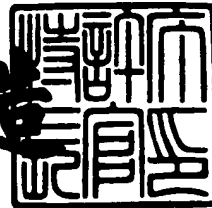
パイオニア株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 8月17日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3073251

【書類名】 特許願
【整理番号】 55P0288
【提出日】 平成12年11月16日
【あて先】 特許庁長官殿
【国際特許分類】 H04L 7/08
H03G 3/30

【発明者】

【住所又は居所】 埼玉県川越市山田字西町 2 5 番地 1 パイオニア株式会
社川越工場内

【氏名】 中尾 堅志

【発明者】

【住所又は居所】 埼玉県川越市山田字西町 2 5 番地 1 パイオニア株式会
社川越工場内

【氏名】 内山 和彦

【発明者】

【住所又は居所】 埼玉県川越市山田字西町 2 5 番地 1 パイオニア株式会
社川越工場内

【氏名】 栗木 由季

【発明者】

【住所又は居所】 埼玉県川越市山田字西町 2 5 番地 1 パイオニア株式会
社川越工場内

【氏名】 土岐 克彦

【発明者】

【住所又は居所】 埼玉県川越市山田字西町 2 5 番地 1 パイオニア株式会
社川越工場内

【氏名】 市川 俊人

【特許出願人】

【識別番号】 000005016

【氏名又は名称】 パイオニア株式会社

【代理人】

【識別番号】 100063565

【弁理士】

【氏名又は名称】 小橋 信淳

【手数料の表示】

【予納台帳番号】 011659

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 OFDM方式受信装置

【特許請求の範囲】

【請求項 1】 OFDM方式の信号を受信して復調するOFDM方式受信装置であって、

前記OFDM方式の信号に含まれるガードインターバルを検出する検出手段と

前記検出手段が検出したガードインターバルの期間内において前記OFDM方式の信号のレベルを調整する自動利得制御手段と、

前記自動利得制御手段より出力されるレベル調整後の信号に対して復調を行う復調手段とを備えることを特徴とするOFDM方式受信装置。

【請求項 2】 前記自動利得制御手段は、前記検出手段が検出した複数のガードインターバルの各期間内において前記OFDM方式の信号のレベルを調整することを特徴とする請求項 1 記載のOFDM方式受信装置。

【請求項 3】 前記自動利得制御手段は、前記検出手段が検出したガードインターバルの数をカウントし、所定数に 1 回の感覚で前記OFDM方式の信号のレベルを調整することを特徴とする請求項 1 記載のOFDM方式受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、OFDM方式の受信装置に関し、特に、受信信号を適切なレベルに自動調整する自動利得制御手段を備えたOFDM方式受信装置に関する。

【0002】

【従来の技術】

デジタル通信技術の進展に伴い、オーディオデータや、交通情報、天気予報等の付加価値の高いデータを高品質且つ高速で提供するための試みがなされている。

【0003】

高品位の通信を可能にする通信方式として、OFDM (Orthogonal Frequency

Division Multiplex：直交周波数分割多重）方式が知られており、更に、この OFDM 方式を利用したデジタル音声放送（Digital Audio Broadcasting：DAB）システムの研究開発が進められている。

【 0 0 0 4 】

DAB システムでは、例えばマルチパスによる干渉でフェージングが生じるといった伝送路環境を考慮すべく、ランダムエラーに対しては畳み込み符号化を行い、バーストエラーに対しては $\pi/4$ DQPSK（Differentially Encoded Quadrature Phase Shift Keying）を変調方式に用い、更に時間軸及び周波数でのインターリーブを行う等の対応をとることにより、伝送品質の向上を図ることとしている。

【 0 0 0 5 】

放送局等の送信側が、例えばデジタルオーディオデータを含んだデジタルデータを OFDM 変調し送信電波にして送信を行うと、顧客等の受信側に位置する従来の受信装置では、図 4 のブロック図にて示すように、送られてきた到来電波をアンテナ ANT で受信するとともに、アンテナ ANT からの RF 信号を RF 部 1 で中間周波信号に変換し、更に A/D 変換器 2 でデジタル信号に変換した後、I/Q 分離部 3 で同相成分信号 I と直交成分信号 Q を生成し、AGC 回路 4 によって同相成分信号 I と直交成分信号 Q をレベル調整して、フーリエ変換（Fourier Transform：FFT）部 5 に供給する。そして、フーリエ変換部 5 から出力される復調情報ベクトルデータを差動復号化部 6 で所定数のキャリアに関する位相情報に基づいて差動復号を行い、その復号データをチャンネルデコード部 7 でシリアルデジタルデータに変換して出力する。そして、図示しないソースデコード部でデジタルオーディオデータに変換する。

【 0 0 0 6 】

更に、同期復調を行うべく、同期処理部 8 が同相成分信号 I と直交成分信号 Q から同期タイミングを検出し、その検出結果を信号レベル検出部 9 に供給する。信号レベル検出部 9 は、同期処理部 8 からの検出結果に基づいて、上記同期タイミングに同期した所定タイミングで AGC 回路 4 の出力レベルの変動を逐次検出し、そのレベル検出結果を演算部 10 に供給する。演算部 10 は、制御部 11 の

指令に従って、レベル検出結果に基づいてAGC回路4のAGC利得を自動調整し、それによってAGC回路4からフーリエ変換部5に供給される同相成分信号Iと直交成分信号Qのレベル変動を抑制し、適切な復調特性が得られるようにしている。

【0007】

ここで、DABシステムにおける伝送信号（以下、「DAB信号」という）は、図5（a）に示すように、複数個Nのシンボル#1～#Nを1フレームとするとともに、各シンボル#1～#Nの先頭にガードインターバルGIが設けられたフォーマットで構成されている。更に、各フレーム間に同期検出用のNULLシンボル（ヌルシンボル）が設けられている。このNULLシンボルは無変調のシンボルであり、各フレーム内のガードインターバルGI及びシンボル#1～#Nの信号レベルに較べて低レベルに設定されるため、上記の同期処理部8は、NULLシンボルのレベルを調べることにより同期タイミングを検出できるようになっている。

【0008】

また、上記信号レベル検出部9と演算部10とのフィードバック制御によりAGC回路4のAGC利得を調整する調整タイミングは、NULLシンボルから検出された同期タイミングに更に同期した可能な限り短い周期毎に行われている。

【0009】

すなわち、図5（b）に一部拡大して示すように、可能な限り短い周期毎の時点tsにおいて、AGC回路2の利得制御を行うこととしている。

【0010】

このようにAGC回路2の利得制御の周期を短くすることで、例えば携帯型無線受信装置のような移動可能な受信装置が、移動中に、伝送路環境の変化に伴って受信電力の変動を招来したとしても、その変動に可能な限り迅速に対応できるようにすることとしている。

【0011】

そして、フーリエ変換部5が、復調すべきシンボルを選定するための期間として予め決められている有効シンボル区間（FFTウィンドウ）内において、AG

C回路4より出力される同相成分信号Iと直交成分信号Qをフーリエ変換し、上記した復調情報ベクトルデータを生成することとしている。

【0012】

【発明が解決しようとする課題】

ところが、従来の受信装置では、上記したようにAGC回路4の利得制御の周期を可能な限り短くしているが、フェージング等によって到来電波の強度が急激に変動した場合でもそれに追従して適切な受信電力が得られるようにするためには、NULシンボルから同期タイミングを検出するための同期処理部8と信号レベル検出部9及び演算部10の分解能（時間分解能）を更に上げる必要が生じることになり、回路規模の増大等を招くという問題があった。

【0013】

また、図5（a）（b）に示したように、各シンボルの位置やそれぞれの長さ（シンボル長）とは関係なく、AGC回路4の利得制御の周期を可能な限り短くする（すなわち、分解能を上げる）こととしているため、シンボル中でもAGC回路4による利得制御が行われて、その利得制御された同相成分信号Iと直交成分信号Qをフーリエ変換部5がFFTウィンドウの範囲内でフーリエ変換することになる結果、差動復号化部6が所定数（複数）のキャリアに基づいて復調情報ベクトルデータを差動復号する際に、各キャリアの直行関係が崩れ易くなって、適切な復号ができなくなる等の問題があった。

【0014】

本発明は上記従来の問題を克服するとともに、より復調特性の向上を可能にする受信装置を提供することを目的とする。

【0015】

【課題を解決するための手段】

上記目的を達成するため本発明は、OFDM方式の信号を受信して復調するOFDM方式受信装置であって、上記OFDM方式の信号に含まれるガードインターバルを検出する検出手段と、上記検出手段が検出したガードインターバルの期間内において上記OFDM方式の信号のレベルを調整する自動利得制御手段と、上記自動利得制御手段より出力されるレベル調整後の信号に対して復調を行う復

調手段とを備えることを特徴とする。

【 0 0 1 6 】

また、上記 OFDM 方式受信装置において、上記自動利得制御手段は、上記検出手段が検出したガードインターバルの各期間内において上記 OFDM 方式の信号のレベルを調整することを特徴とする。

【 0 0 1 7 】

また、上記 OFDM 方式受信装置において、上記自動利得制御手段は、上記検出手段が検出したガードインターバルの数をカウントし、所定数に 1 回の感覚で上記 OFDM 方式の信号のレベルを調整することを特徴とする。

【 0 0 1 8 】

かかる構成を有する OFDM 方式受信装置によると、復調すべきシンボル（有効なシンボル）に付加されているガードインターバルの期間内において、受信した OFDM 方式の信号のレベルを復調に適したレベルに調整する。

【 0 0 1 9 】

すなわち、復調すべきシンボル（有効なシンボル）の期間内で上記レベル調整を行わないので、有効なシンボルを復調する際に悪影響を及ぼさず、復調特性の向上を実現する。

【 0 0 2 0 】

【発明の実施の形態】

以下、本発明の実施の形態として、OFDM 変調された DAB 信号を受信する受信装置について説明する。尚、図 1 は本実施形態の受信装置の構成を示すブロック図、図 2 は受信装置の動作を説明するための図である。

【 0 0 2 1 】

図 1 において、本受信装置 1 2 は、放送局等の送信側から到来する電波を受信する受信アンテナ ANT と、受信アンテナ ANT からの RF 信号 SRF を中間周波信号 SIF に変換する RF 部 1 3 と、その中間周波信号 SIF をデジタル信号に変換する A/D 変換器 1 4 と、デジタル信号から同相成分信号 I と直交成分信号 Q を生成する I/Q 分離部 1 5 と、AGC 回路 1 6、フーリエ変換部 1 7、差動復号化部 1 8、及びチャンネルデコード部 1 9 を備えて構成されている。

【 0 0 2 2 】

A G C 回路 1 6 は、可変利得型のデジタルフィルタで形成されており、I Q 分離部 1 5 で分離生成される同相成分信号 I と直交成分信号 Q とを後述の利得制御によって適切なレベルに調整して出力する。

【 0 0 2 3 】

フーリエ変換部 1 7 は、A G C 回路 1 6 より出力される利得調整の施された同相成分信号 I と直交成分信号 Q をフーリエ変換することにより、復調情報ベクトルデータ D を生成して出力する。つまり、予め決められている時間長さの F F T ウィンドウ内において、A G C 回路 1 6 より出力されるレベルの安定な同相成分信号 I と直交成分信号 Q をフーリエ変換することにより、復調情報ベクトルデータ D を生成する。

【 0 0 2 4 】

差動復号化部 1 8 は、復調情報ベクトルデータ D に対し所定数のキャリアに関する位相情報に基づいて差動復号を行い、その復号データ D m をチャンネルデコード部 1 9 へ出力する。

【 0 0 2 5 】

チャンネルデコード部 1 9 は、差動復号化部 1 8 からのデータ D m をシリアルデータ D s に変換して出力する。例えば、M P E G オーディオなどのデジタルオーディオデータが D A B 信号として送信されてきた場合には、シリアルデータ D s が M P E G オーディオデータとして出力される。そして、図示しないソースデコード部でデジタルオーディオデータに変換する。

【 0 0 2 6 】

更に、本受信装置 1 2 には、同期処理部 2 0、信号レベル検出部 2 1、演算回路 2 2、制御部 2 3 が備えられている。

【 0 0 2 7 】

ここで、同期処理部 2 0 は、同相成分信号 I と直交成分信号 Q から N U L L シンボルの長さ、各フレームの先頭位置、各フレームに包含されている各シンボルの長さ及びシンボルの個数等を検出し、それらの検出結果を信号レベル検出部 2 1 と制御部 2 3 に供給する。

【 0 0 2 8 】

信号レベル検出部 2 1 は、制御部 2 3 から指令される所定タイミングに同期して I Q 分離部 1 5 の出力レベルを検出し、その検出結果を演算部 2 2 と制御部 2 3 に供給する。

【 0 0 2 9 】

演算部 2 2 は、信号レベル検出部 2 1 からの検出結果に基づいて I Q 分離部 1 5 の出力レベルの変動分を調べ、更に、制御部 2 2 から供給される利得制御用のパラメータと変動分とをマッピングすることにより、出力レベルの変動を抑制するためのフィルタ係数を生成する。そして、生成したフィルタ係数によって A G C 回路 1 6 の A G C 利得を調整する。更に、制御部 2 3 から演算部 2 2 には、A G C 回路 1 6 の A G C 利得を調整すべきタイミングを指令する制御信号が供給され、演算部 2 2 はこの制御信号に従った所定タイミングで A G C 回路 1 6 の A G C 利得を調整し、そのレベル調整した同相成分信号 I と直交成分信号 Q をフーリエ変換部 1 7 へ出力させる。

【 0 0 3 0 】

制御部 2 3 は、同期処理部 2 0 から供給される上記の N U L L シンボルの長さ、各フレームの先頭位置、各フレームに包含されている各シンボルの長さ及びシンボルの個数等に関する検出結果から、信号レベル検出部 2 1 が出力レベルの検出を行うべきタイミングと、演算部 2 2 が A G C 回路 1 6 の利得制御を行うべきタイミングを決定し、それらの決定の指令を信号レベル検出部 2 1 と演算部 2 2 に対して行う。

【 0 0 3 1 】

尚、演算部 2 2 の分解能は、信号レベル検出部 2 1 の分解能に追従しており、このため、制御部 2 3 は、信号レベル検出部 2 1 の検出タイミングを変化させることで A G C 回路 1 6 の応答速度を変化させることができるようになっている。

【 0 0 3 2 】

次に、かかる構成を有する本受信装置 1 2 の動作を図 2 を参照して説明する。尚、図 2 (a) は、図 5 (a) に対応して示した D A B 信号のフォーマットを示した図、図 2 (b) は、本受信装置 1 2 の特長を説明するための図である。

【 0 0 3 3 】

上記したように、同期処理部 2 0 は、I Q 分離部 1 5 より出力される同相成分信号 I と直交成分信号 Q から、N U L L シンボルの長さと、各フレームの先頭位置、各フレームに包含されている各シンボルの長さ及びシンボルの個数等を検出し、それらの検出結果を信号レベル検出部 2 1 と制御部 2 3 に供給する。

【 0 0 3 4 】

これにより、制御部 2 3 は、信号レベル検出部 2 1 がレベル検出を行うべきタイミングと、A G C 回路 1 6 が利得制御を行うべきタイミングとを決定する。

【 0 0 3 5 】

尚、本実施形態では、これらのタイミングを決定するためのアルゴリズムが複数用意されており、それら複数のアルゴリズムを所謂システムプログラムとして制御部 2 3 に予め設定しておいて、制御部 2 3 内のマイクロプロセッサ (M P U) がユーザーやシステム管理者等の指定したアルゴリズムを実行するようにしたり、本受信装置 1 2 を製品出荷する際に、予め特定のアルゴリズムに決めておく等の処理を行うこととしている。

【 0 0 3 6 】

まず、それらのアルゴリズムのうちの 1 つを述べると、図 2 (a) に示すように、制御部 2 3 が、N U L L シンボルの長さと、各フレームの先頭位置、各フレームに包含されている各シンボルの長さ及びシンボルの個数等の情報を算術演算することにより、各ガードインターバル G I の開始位置を検出し、その検出した各時点 t_{agc} で I Q 分離部 1 5 の出力レベルを検出すべく信号レベル検出部 2 1 に対し指令する。

【 0 0 3 7 】

更に、制御部 2 3 は、上記の各時点 t_{agc} から所定の遅延時間 $\Delta \tau$ 後に、A G C 回路 1 6 の利得制御を行うべきタイミングを演算部 2 2 に対して指令する。その結果、演算部 2 2 は、信号レベル検出部 2 1 が検出したレベル変動分を抑制すべく、各時点 $t_{agc} + \Delta \tau$ 毎に A G C 回路 1 6 に対し A G C 利得を調整させる。

【 0 0 3 8 】

ここで、遅延時間 $\Delta \tau$ は、図 2 (a) には示していないが、信号レベル検出部

21がI/Q分離部15の出力レベルを検出してその検出結果を演算部22へ供給し終えるまでに要する時間に設定されており、この遅延時間 $\Delta\tau$ は極めて短い時間であることから、各時点 T_{agc} とほぼ同じ時点とみなすことが可能となっている。

【0039】

また、実際にAGC回路16が利得制御を行う時点は、各時点 $t_{agc} + \Delta\tau$ より更に後の時点となるが、演算部22はDPS (Digital Signal Processor) やFPGA (Field Programmable Array) 等の高速な電子素子によって形成されることで、この利得制御が行われる時点も、上記の各時点 T_{agc} とほぼ同じ時点とみなすことが可能となっている。

【0040】

この結果、図2(b)に示すように、AGC回路16による利得制御は、ガードインターバルGIの期間内で行われる。そして、フーリエ変換部17が、適切なレベルに利得制御された同相成分信号Iと直交成分信号Qを、予め決められているFFTウィンドウの期間内においてフーリエ変換することにより、各シンボルに対応する復調情報データDを生成する。

【0041】

このように、1フレーム内の各シンボルの先頭に設けられているガードインターバルGIの期間内に、AGC回路16の利得制御を行うと、1シンボル内で利得制御を行う従来技術と較べて、差動復号化部18で所定数(複数)のキャリアに基づいて差動復号を行う際に、各キャリアの直行関係を適正に保つことができ、復調特性の向上を図ることができる。

【0042】

更に、連続したシンボル間で上記の利得制御を行い、各シンボル毎に電力差が生じることとなっても、差動復号化部18による復号の際には、正確な位相情報を得ることができ、復調特性が悪化するという問題を生じない。

【0043】

更に、ガードインターバルGIの期間毎に上記の利得制御を行うので、従来技術のような高分解能を必要としない。このため、回路規模を増大する必要が無く

、逆に回路規模の簡素化等が可能となる。

【 0 0 4 4 】

更に、ガードインターバル G I の期間は、N U L L シンボルの位置と長さを検出することで容易に検出することができるため、利得制御すべきタイミングを容易に且つ高精度に決めることができる。更に又、極めて簡単なアルゴリズム（プログラム）によって、利得制御すべきタイミングを高精度に決めることができる。

【 0 0 4 5 】

更に大きな特長としては、マルチパス環境下で遅延した到来電波を受信した場合に、図 2（b）中の第 2 段目と第 3 段目に示すように、各シンボルを遅延して受信することになるが、直接波（基地局等から直接到来する電波）を受信することで得られた N U L L シンボルの位置や長さ等に基づいて、利得制御すべき時点 t_{agc} を決めておくだけで、遅延して受信したシンボルもフーリエ変換部 1 7 による適切なフーリエ変換が可能となる。

【 0 0 4 6 】

つまり、図 2（b）中の第 1 段目に示すシンボルが直接波より得られたものであった場合、そのガードインターバル G I 内の時点 t_{agc} において利得制御を行うように決めると、遅延して受信したシンボル（第 2 段目と第 3 段目に示すシンボル）に対する F F T ウィンドウの範囲は時点 t_{agc} より後にセットされるので、F F T ウィンドウの期間内において A G C 回路 1 6 による利得制御が行われることはない。この結果、差動復号化部 1 8 において復号が行われる際に、直行関係が崩れることはなく、マルチパス環境に対してロバスト（robust）な受信装置を実現することができる。

【 0 0 4 7 】

次に、図 3 を参照して、他のアルゴリズムに基づいて A G C 回路 4 の利得制御を行う場合の動作を説明する。

【 0 0 4 8 】

図 3（a）は、各シンボル毎に A G C 回路 4 の利得制御を行うのではなく、複数シンボル毎に A G C 回路 4 の利得制御を行う場合を示している。

【 0 0 4 9 】

すなわち、1 フレーム内に含まれている複数のシンボルのそれぞれの先頭に位置するガードインターバルをカウントし、そのカウント値が所定数に成るごとにガードインターバル G I の期間内の時点 t_{agc} において、A G C 回路 4 の利得制御を行う。

【 0 0 5 0 】

これらの時点 t_{agc} は、制御部 2 3 が、N U L L シンボルの長さと、各フレームの先頭位置、各フレームに包含されている各シンボルの長さ及びシンボルの個数等の情報に基づいて、全てのガードインターバル G I の位置を検出し、それら全てのガードインターバル G I の位置の中から、上記カウント処理によって得られる所定の等差数列的又は等比数列的關係にあるガードインターバル G I の位置を選択して、選択したガードインターバル G I の期間内で A G C 回路 4 の利得制御を行うべき時点 t_{agc} を決定する。

【 0 0 5 1 】

尚、所定の等差数列的又は等比数列的關係にあるガードインターバル G I の位置を選択する手法は、あくまでも一典型例であり、ランダムに選択するようにしてもよい。

【 0 0 5 2 】

このように、複数シンボル毎に A G C 回路 1 6 の利得制御を行うと、制御部 2 3 にかかる負荷を軽減することができる等の効果が得られる。

【 0 0 5 3 】

また、図 3 (b) に示すように、N U L L シンボルの次に来るガードインターバル G I の期間内だけ、すなわち 1 フレーム当たり 1 回だけ、A G C 回路 1 6 の利得制御を行うようにしてもよく、更に制御部 2 3 にかかる負荷を軽減することができる等の効果が得られる。

【 0 0 5 4 】

以上説明したように、本実施形態の受信装置 1 2 によれば、ガードインターバル G I の期間内において A G C 回路 1 6 の利得制御を行うこととしたので、過度に分解能を上げなくとも、適切な A G C 制御を行うことができ、また回路規模の

簡素化等を図ることができる。

【 0 0 5 5 】

更に、A G C 回路 1 6 による利得制御が行われた後（時点 t_{agc} の後）にフリー変換部 1 7 に設定されている F F T ウィンドウが来るので、差動復号が行われる際に各キャリアの直行関係が崩れるという問題は発生せず、更にマルチパス環境に対してロバストな受信装置を提供することができる。

【 0 0 5 6 】

尚、以上の実施形態の説明では、ガードインターバル G I の期間内の初期の時点において、A G C 回路 1 6 の利得制御を行う場合を述べた。可能な限りガードインターバル G I の期間内の初期の時点において、A G C 回路 1 6 の利得制御を行うのが好ましいが、必ずしもこれに限定されるものではない。要は、ガードインターバル G I の期間内の何れかの時点において、A G C 回路 1 6 の利得制御を行うことで、A G C 回路 1 6 の利得制御を行う際にシンボルに与える悪影響を回避することができ、実際の応用態様に応じて、適宜に調整することが可能である。

【 0 0 5 7 】

また、信号レベル検出部 2 1 が I Q 分離部 1 5 の出力レベルを検出すべきタイミングと演算部 2 2 が A G C 回路 1 6 に利得制御を行わせるべきタイミングとを制御部 2 3 が決定する場合を説明したが、信号レベル検出部 2 1 と演算部 2 2 とが各タイミングを自ら決定するようにしてもよい。すなわち、制御部 2 3 は、各フレームの開始時点を検出して信号レベル検出部 2 1 に対して A G C 制御すべき指令をすると、信号レベル検出部 2 1 が、同期処理部 2 0 から供給される N U L L シンボルの長さ、各フレームの先頭位置、各フレームに含まれている各シンボルの長さ及びシンボルの個数等の情報に基づいて、I Q 分離部 1 5 の出力レベルを検出すべきタイミング決定して、その出力レベルを検出する。そして、信号レベル検出部 2 1 が出力レベルの検出結果を演算部 2 2 に供給すると、演算部 2 2 が A G C 回路 1 6 の利得を調整するためのフィルタ係数を演算して A G C 制御を行うという構成にしてもよい。

【 0 0 5 8 】

また、A G C回路を I Q分離部の後段に従属接続させた構成の受信装置について説明したが、設計仕様などに応じて、他の位置に配置することも可能である。例えば、R F部 3の後段に、アナログのA G C回路を設けるような場合でも適用可能である。

【 0 0 5 9 】

更に又、D A B信号を受信する場合について述べたが、本受信装置 1 2は、D A B信号以外でフレームの先頭にN U L Lシンボルが無いようなO F D M信号を受信する場合であっても、そのO F D M信号中から同期に関する情報を検出し、その検出結果に基づいて信号レベル検出部 2 1により受信電力を検出することで、シンボル毎の位置や長さを検出することができることから、各シンボルの期間内以外の時点においてA G C制御を行うことができる。つまり、本受信装置 1 2は、D A B信号に限らず、O F D M方式の信号に対して汎用性を有するものである。

【 0 0 6 0 】

【発明の効果】

以上説明したように本発明のO F D M方式受信装置は、O F D M方式の信号に含まれるガードインターバルの期間内において、受信したO F D M方式の信号のレベルを復調に適したレベルに調整することとしたので、復調すべきシンボル（有効なシンボル）を復調する際に悪影響を及ぼさず、復調特性の向上が可能となる。

【 0 0 6 1 】

また、過度に分解能を上げなくとも、適切なA G C制御を行うことができ、また回路規模の簡素化等を図ることができる。

【図面の簡単な説明】

【図 1】

本実施形態の受信装置の構成を示すブロック図である。

【図 2】

図 1 に示した受信装置の動作を説明するための図である。

【図 3】

図 1 に示した受信装置の他の動作を説明するための図である。

【図 4】

従来の受信装置の構成を示すブロック図である。

【図 5】

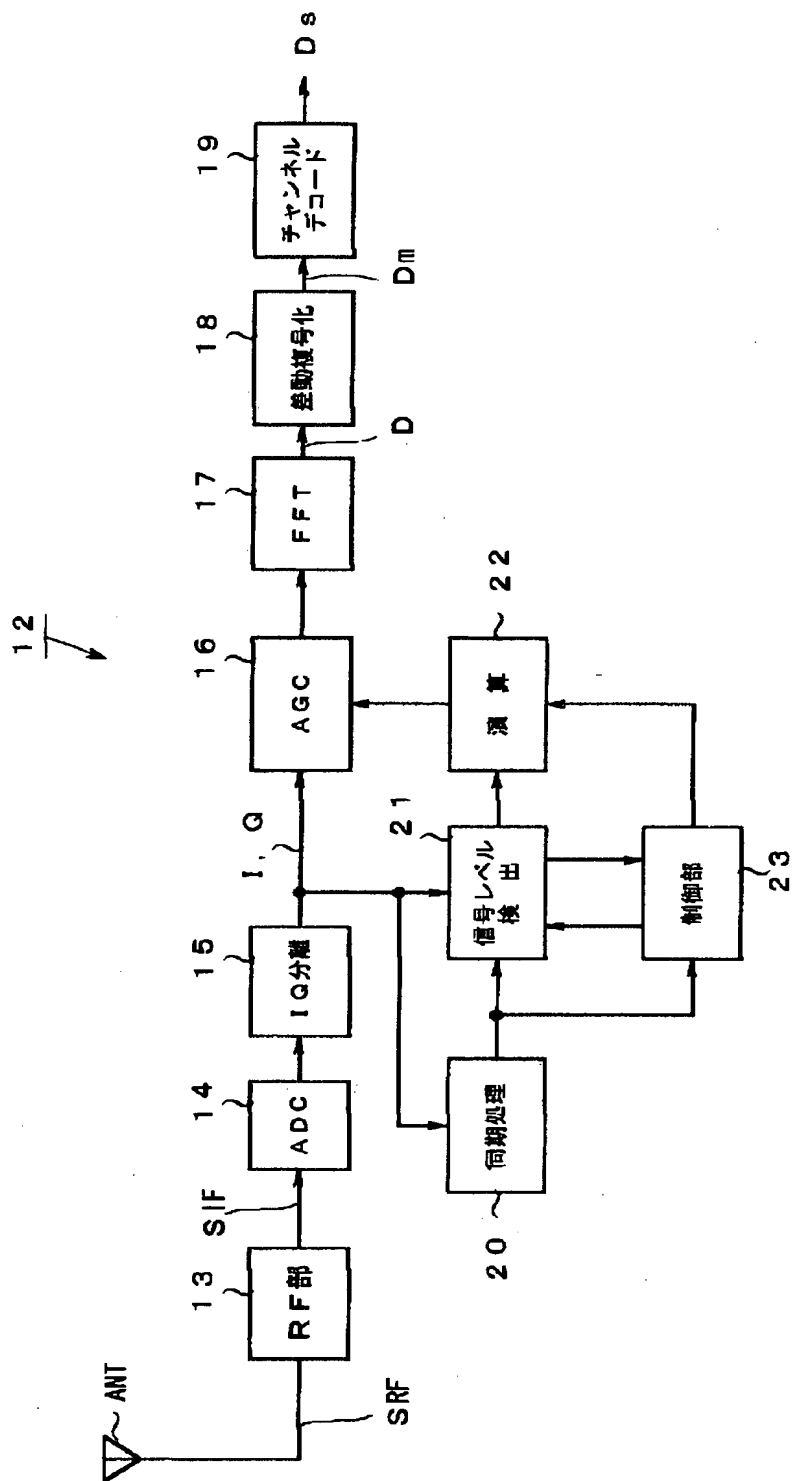
従来の受信装置の問題点を説明するための図である。

【符号の説明】

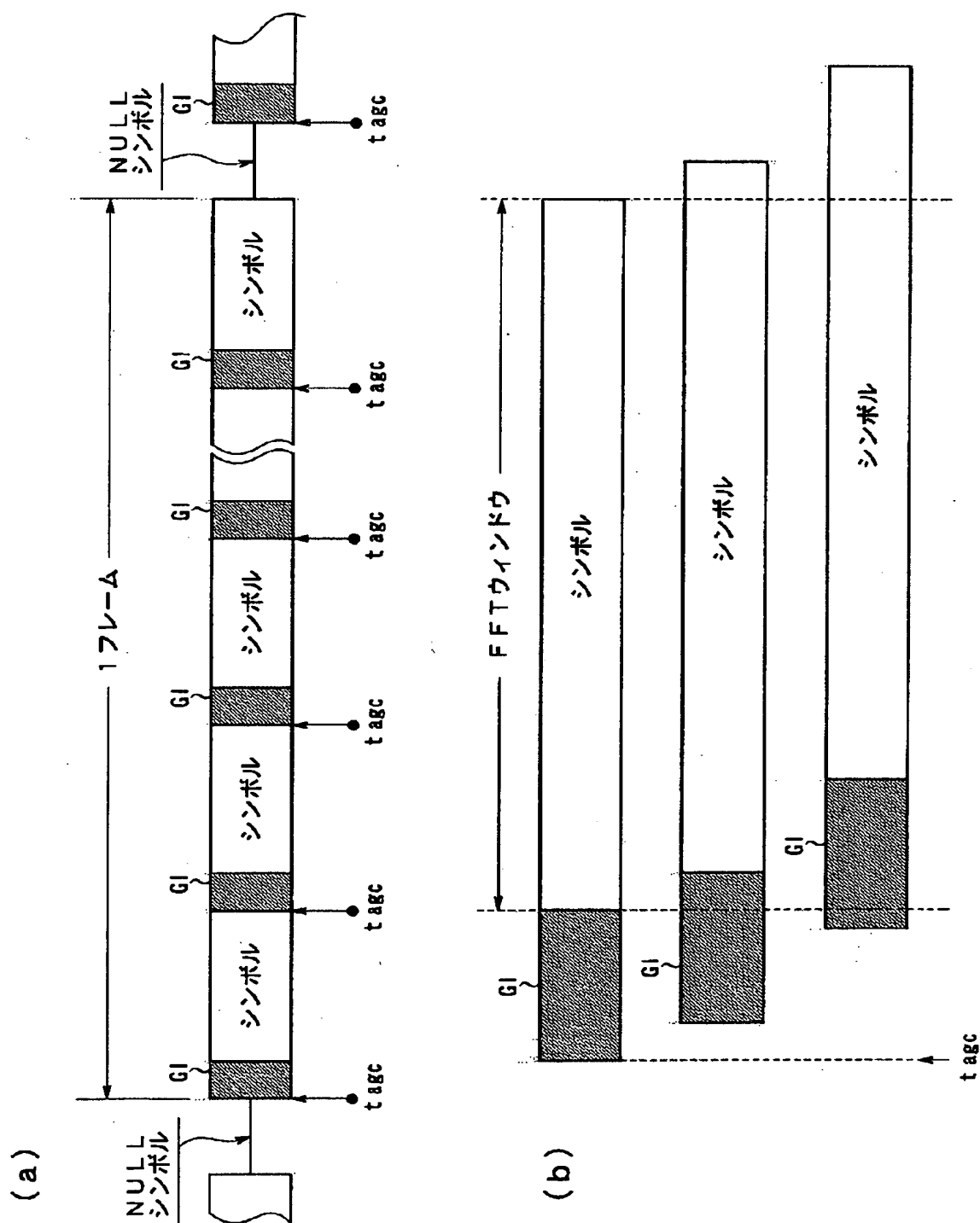
- 1 2 … 受信装置
- 1 3 … R F 部
- 1 4 … A / D 変換器
- 1 5 … I Q 分離部
- 1 6 … A G C 回路
- 1 7 … フーリエ変換部
- 1 8 … 差動復号化部
- 1 9 … チャンネルデコード部
- 2 0 … 同期記処理部
- 2 1 … 信号レベル検出部
- 2 2 … 制御部
- A N T … アンテナ

【書類名】 図面

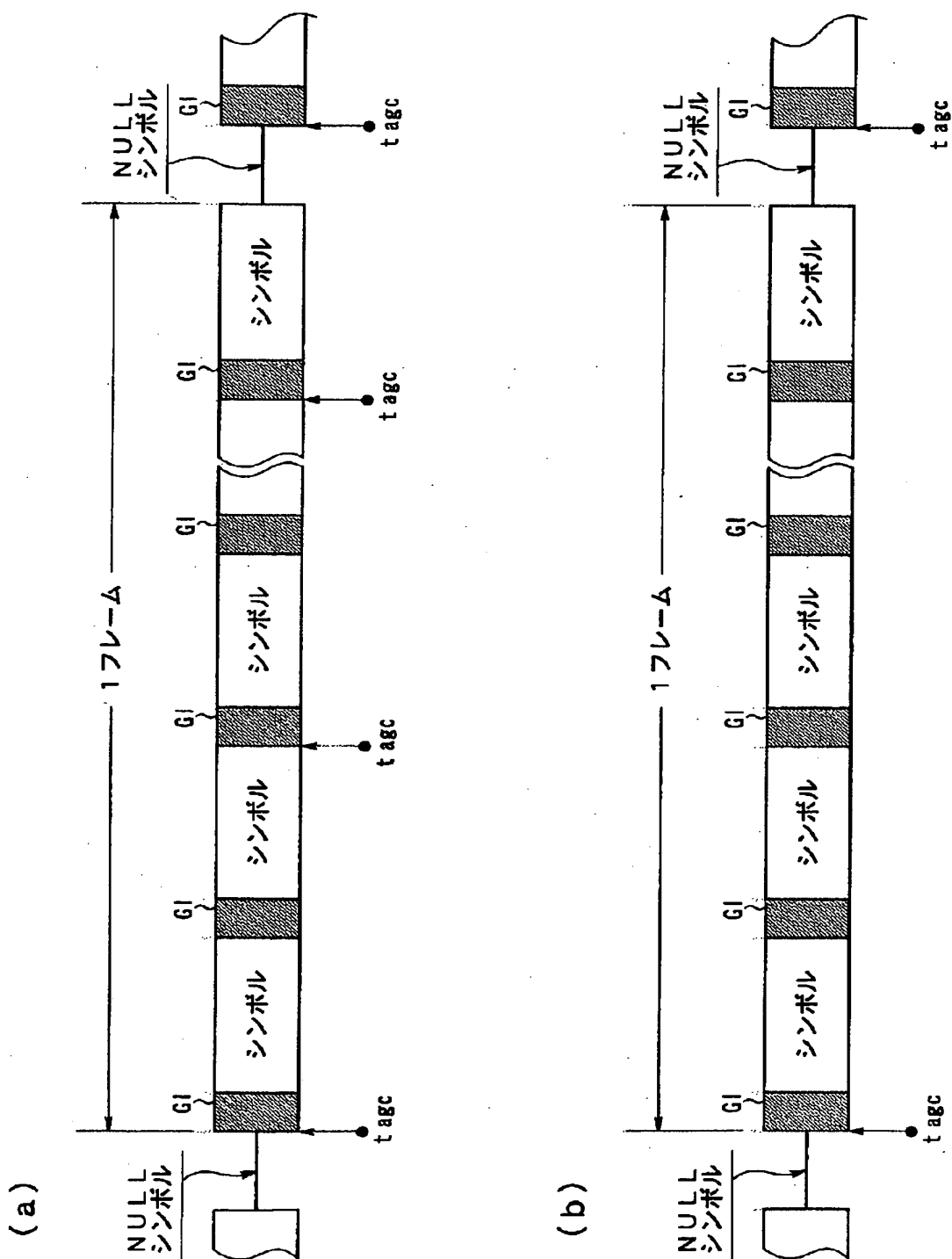
【図 1】



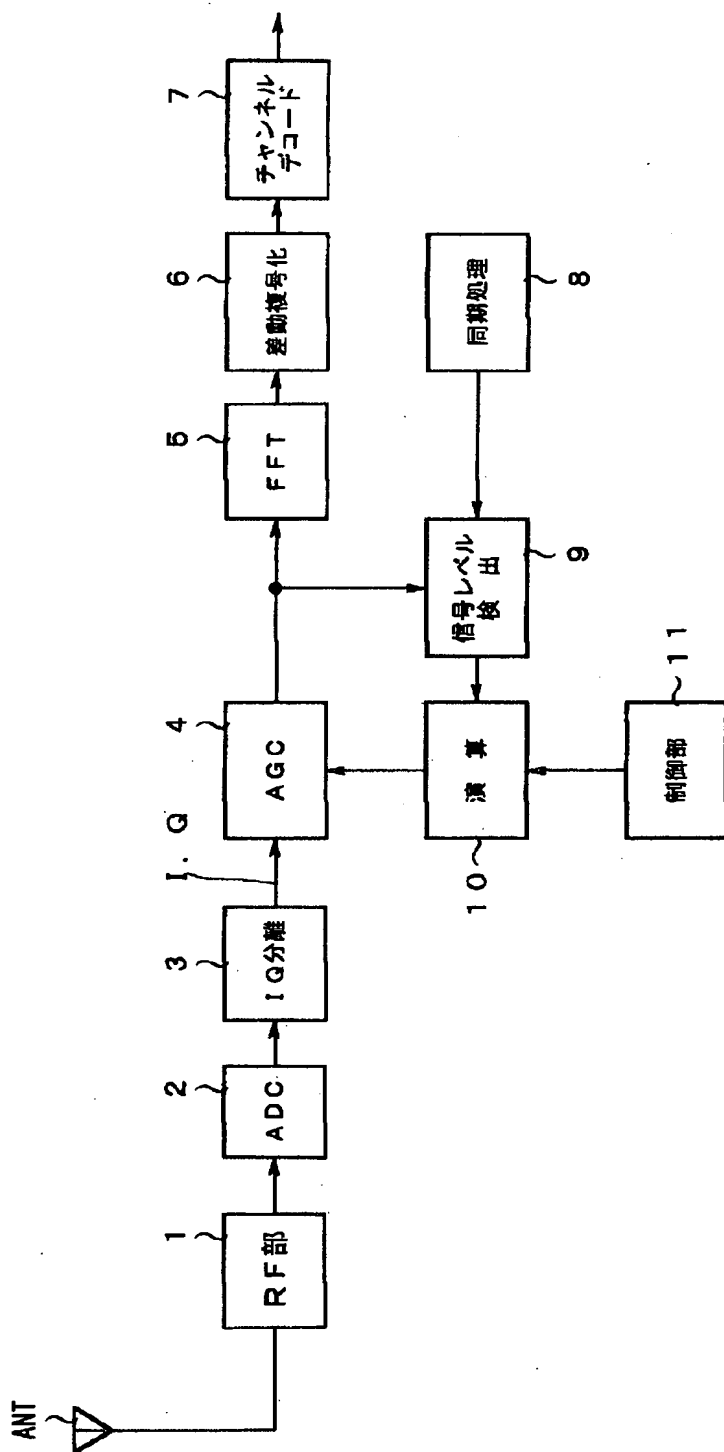
【図 2】



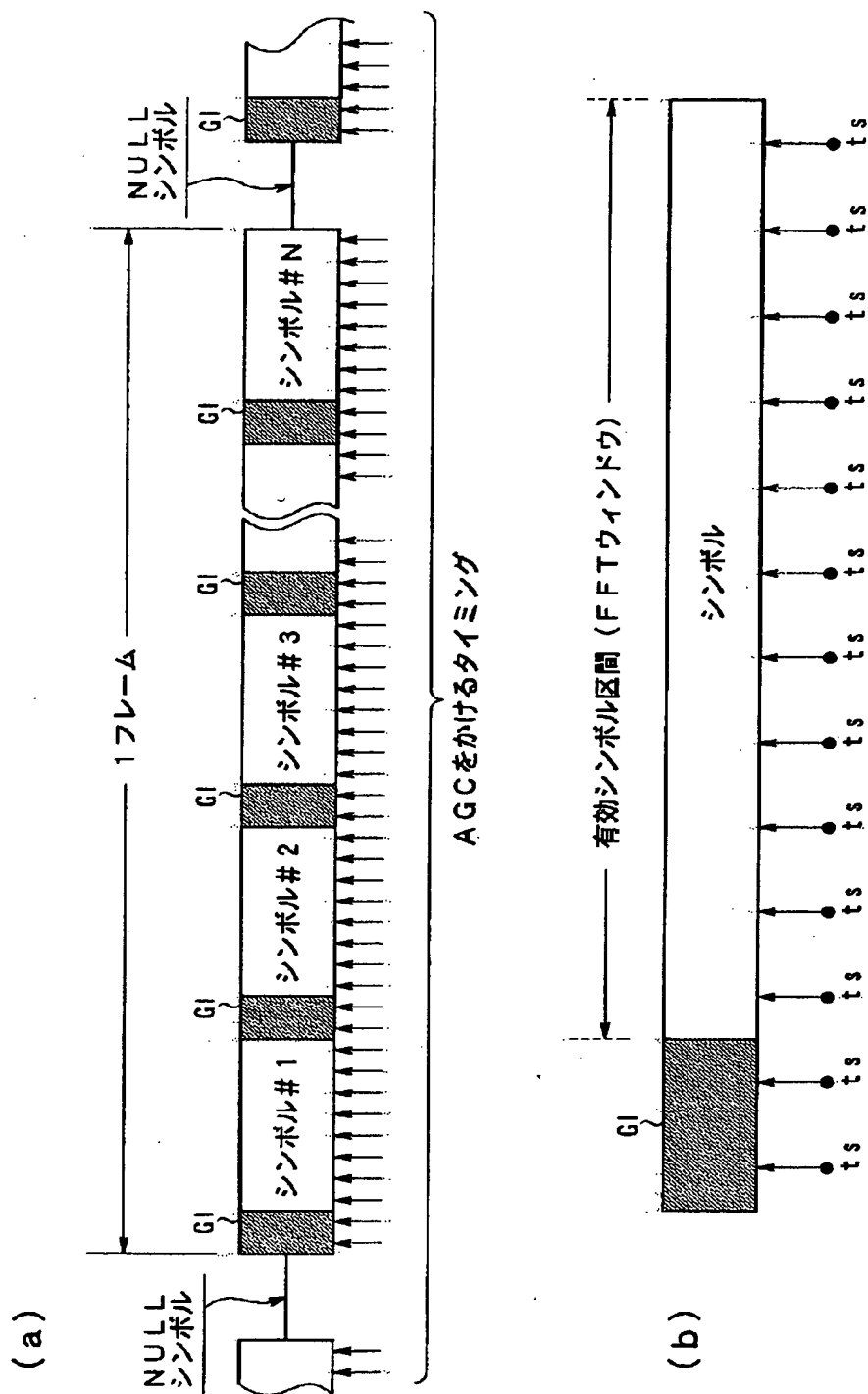
【図 3】



【図4】



【図 5】



【書類名】 要約書

【要約】

【課題】 復調特性に悪影響を及ぼすことなくOFDM方式の受信信号をAGC制御する。

【解決手段】 I Q分離部15で分離生成される同相成分信号Iと直交成分信号Qから同期処理部20がガードインターバルの位置等を検出し、その検出結果に基づいて信号レベル検出部21がI Q分離部15の出力レベル（ガードインターバルの期間の出力レベル）を検出する。更に、演算部22が信号レベル検出部21の検出結果からレベル変動を抑制すべくAGC回路16に対して、ガードインターバルの期間内において利得制御を行わせる。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005016]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	東京都目黒区目黒1丁目4番1号
氏 名	パイオニア株式会社